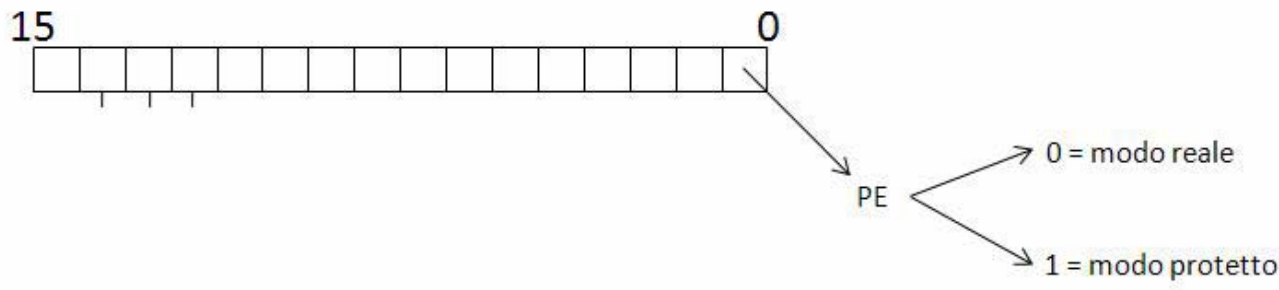


# Micro processore 286

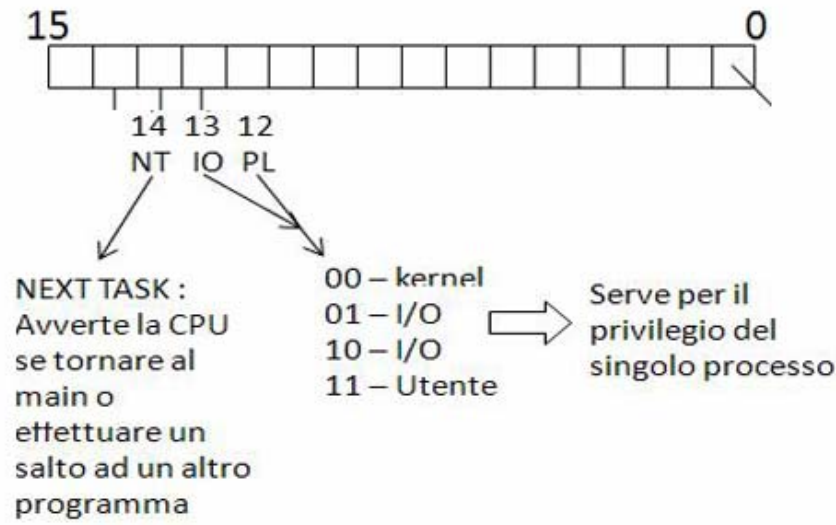
|                     |
|---------------------|
| Caratteristiche :   |
| - 68 pin            |
| - 24bit A.B.        |
| - 16 MB RAM Fisica  |
| - 1 GB RAM Virtuale |

Registro contenuto nella CPU - MSW

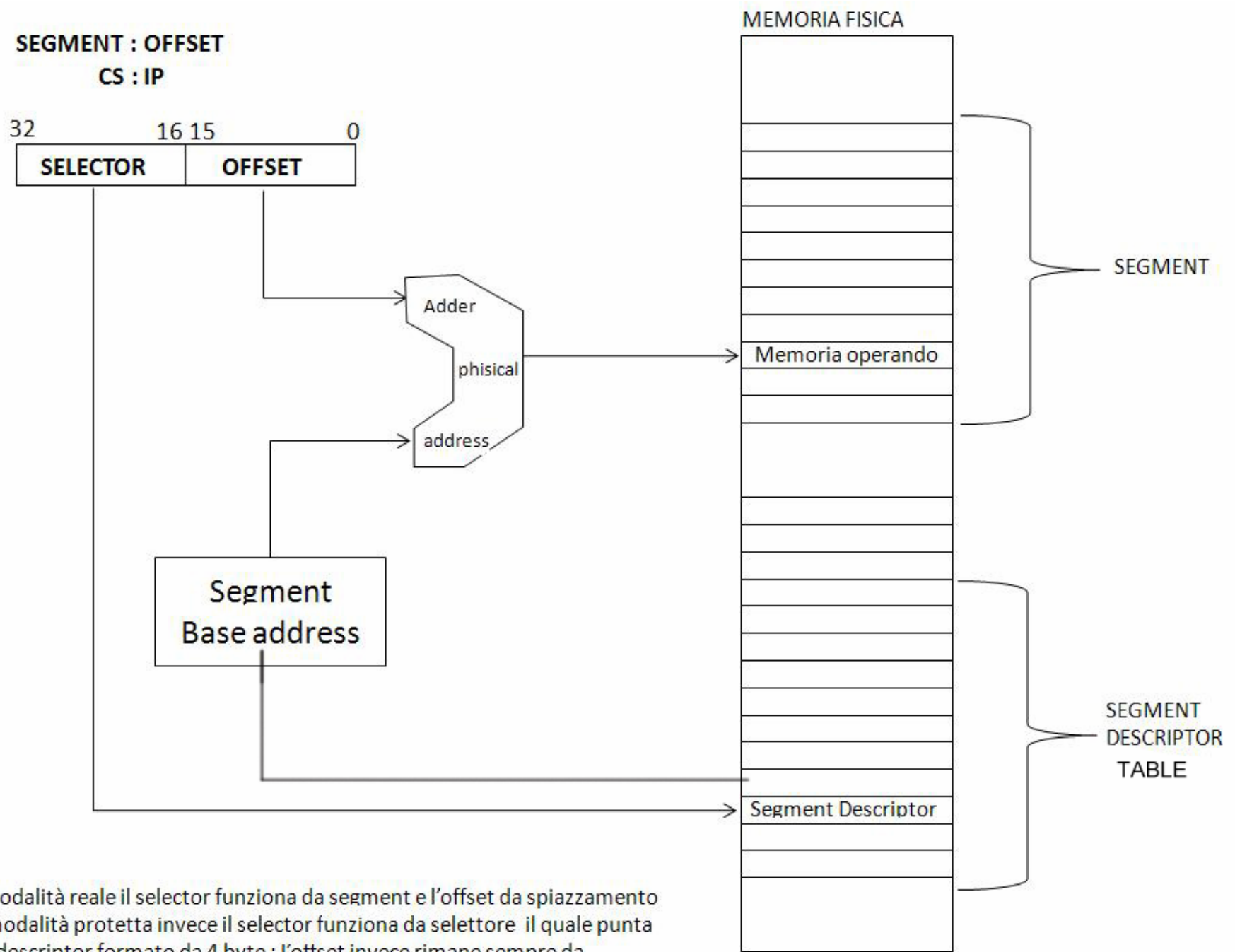


**N.B.** LMSW è l'istruzione per settare il bit PE e dunque per passare in modalità protetta

**N.B.** Nella fase di boot strap la prima istruzione alla locazione FFFF0h è PE=0 quindi il processore viene caricato per la modalità reale



NOTA! Il 286 ha circa gli stessi registri dell'8086 ; cambia solamente l'aggiunta di qualche registro extra. Il 286 infatti è un modello successivo all'8086 con il quale è nato il multitasking



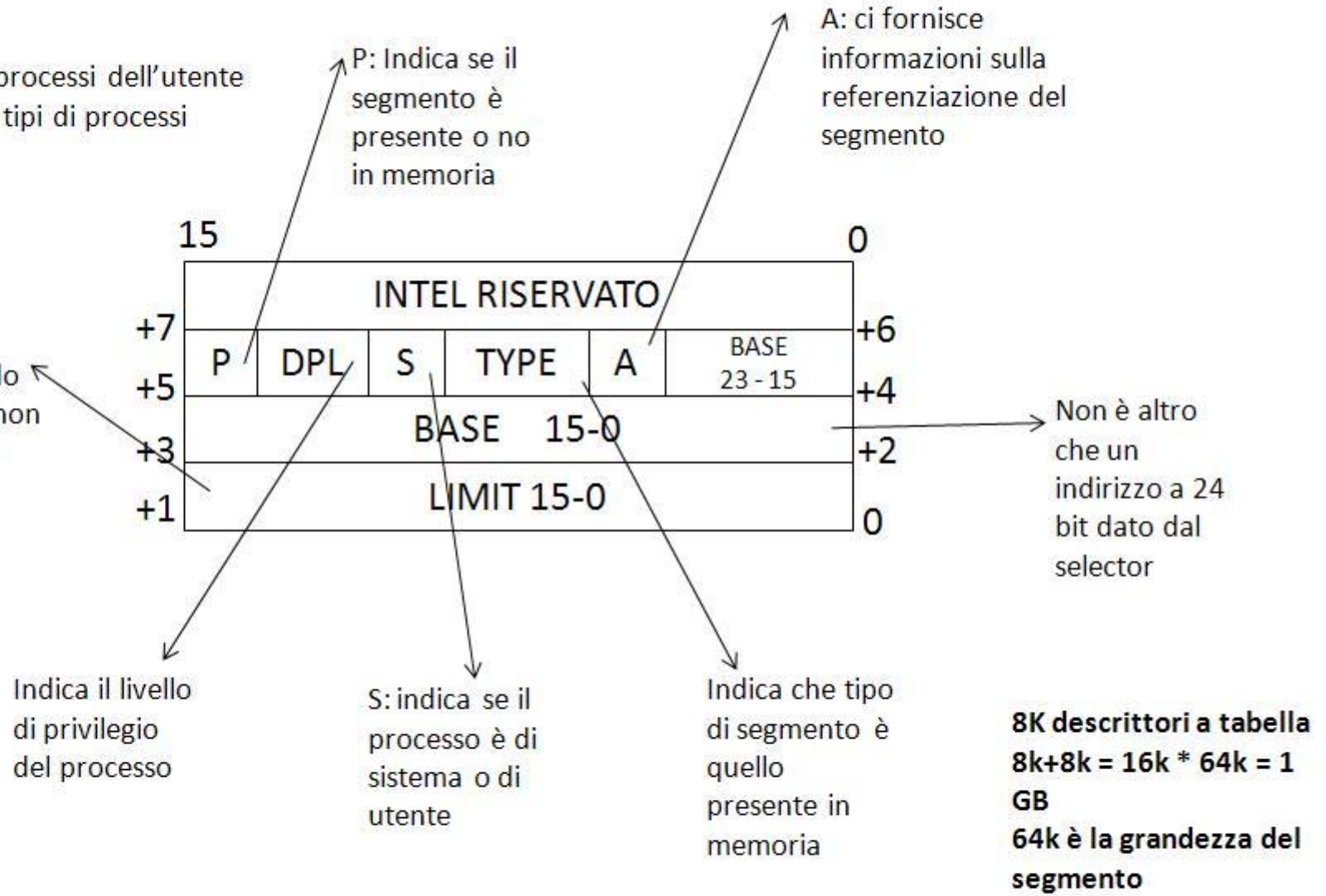
-In modalità reale il selector funziona da segment e l'offset da spiazamento  
 - In modalità protetta invece il selector funziona da selettore il quale punta a un descriptor formato da 4 byte ; l'offset invece rimane sempre da spiazamento

## Com'è composto un segmento descrittore

Sono presenti in tutto due tabelle di segmenti descrittore :  
LDT – GDT

La prima indica i processi dell'utente  
La seconda tutti i tipi di processi

Il limite serve da protezione del descrittore in modo che altri processi non si sovrascrivono al segmento



**N.B.** Se il segmento è non è stato referenziato può essere eliminato per dare spazio ad altri segmenti che devono essere caricati in memoria

## Il processore 386- Architettura IA32

| Caratteristiche                    |
|------------------------------------|
| -132 pin                           |
| -4GB RAM fisica                    |
| -64Tbyte di RAM virtuale           |
| -MMU integrata nel chip            |
| 3-4 Mips di velocità di esecuzione |

Aumentano a 4 i registri di segmento dati : DS,ES, FS, GS

I dati possono essere da 8, 16, 32 bit

I segmenti possono avere dimensione di 4Gbyte (quindi con un offset a 32 bit : vedi registri EAX...)

Nel descrittore di segmento saranno inseriti altri campi:

G- granularità- specifica se il limite del segmento (20 bit) è verificato al byte o a 4Kbyte (G=1)

D/B- specifica al segmento di codice se la dimensione di default degli operandi è di 16 o 32 bit

W –dice che il segmento può essere scritto

Viene introdotta per la prima volta la paginazione della memoria, settando il bit PG del registro di controllo CR0

In tal caso l'indirizzo lineare a 32 bit è mappato in un indirizzo fisico a 32 bit

Viene introdotta la memoria cache

Il 486 introduce la tecnica burst-bus nell'uso della cache

Presenta due unità aritmetico-logiche: la ALU e la FPU (Floating Point Unit)

# ARCHITETTURA INTERNA DEL PENTIUM

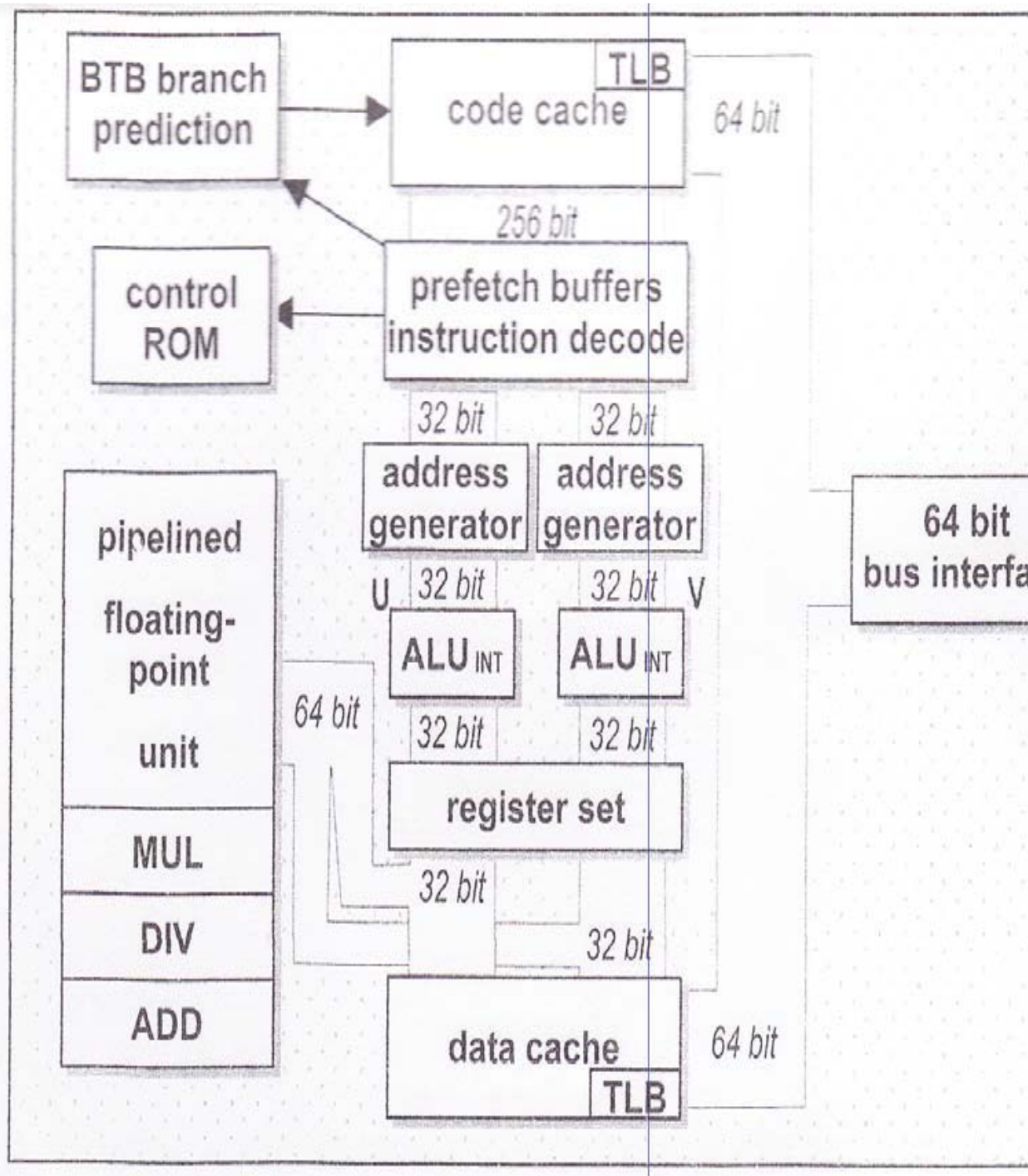


Figure 6.1