

ESERCIZI SULLA MEMORIA CACHE

ES1) Si supponga di avere a disposizione 4 linee di cache per il caricamento di blocchi di memoria la cui sequenza è la seguente:

Blocco	Caricamento	Ultimo accesso
0	200	230
1	120	290
2	350	400
3	172	270

Dite quali saranno il primo e il secondo blocco rimpiazzati nel caso si usi la strategia LRU oppure la FIFO spiegando il motivo.

ES2) Si supponga di avere a disposizione 3 linee di memoria cache per il caricamento di blocchi di memoria la cui sequenza è la seguente:

2, 0, 3, 1, 4, 1, 3, 2, 1, 5, 3, 2, 1, 4

Inizialmente le tre linee sono libere e viene caricato un blocco alla volta. Si calcoli la percentuale di page faults che si verificano nel caso si usi una strategia di tipo FIFO per il rimpiazzo oppure una di tipo LRU.

ES3) Si supponga che una memoria cache per i dati adottati uno schema a mappatura diretta con 16 byte per blocco e 32 blocchi complessivi. Allora, per una memoria indirizzata a byte, il byte di indirizzo B425 H, se presente nella cache, si trova nel blocco di indice I (0..31) e nella posizione relativa (all'interno del blocco) B (0..15). (si indichino i valori di I e B come numeri interi con notazione in base dieci.)

I =

B =

ES4) Se l'address bus di un processore, con memoria indirizzata a byte, ha 32 linee e queste sono collegate ad una memoria cache a mappatura diretta che contiene 64 blocchi, ciascuno costituito da 16 byte, il comparatore che effettua il confronto per stabilire hit o miss confronta coppie di n bit e in queste ipotesi il byte di indirizzo BBCCDDEE H, se presente nella cache, è contenuto nel blocco di indice b. (indice del blocco in notazione decimale)

n=

b=

ES5) In una memoria cache da 32 Kbyte, di tipo set-associativo a 4 vie, con 256 set da 4 blocchi e 32 byte per blocco, un byte si trova nella cache nel set di indice 34 e nel blocco in cui è presente occupa la posizione 11, mentre il tag associato a quel blocco è pari a 142° H. Allora l'indirizzo del corrispondente byte in memoria è pari a B.

B=